Esercizi Cache

organizzazione e tecniche di allocazione

Es4a: Siano date le seguenti 2 sequenze di indirizzi di memoria (parole) emessi dalla CPU

	Sequenza 1	Sequenza 2
1	00000000000000000000000000000001	00000000000000000000000000000100
2	00000000000000000000000010000110	00000000000000000000000011010110
3	00000000000000000000000011010100	00000000000000000000000010101111
4	00000000000000000000000000000001	00000000000000000000000011010110
5	00000000000000000000000010000111	00000000000000000000000000000100
6	00000000000000000000000011010101	00000000000000000000000001010100
7	00000000000000000000000010100010	00000000000000000000000001000001
8	00000000000000000000000010100001	00000000000000000000000010101110
9	00000000000000000000000000000010	00000000000000000000000001000000
10	00000000000000000000000000101100	00000000000000000000000001101001
11	00000000000000000000000000101001	00000000000000000000000001010101
12	00000000000000000000000011011101	00000000000000000000000011010111

ed una cache ad associazione diretta di 16 blocchi di una parola. Dire come si decompongono gli indirizzi e determinare le corrispondenti sequenze di hit e miss

Esercizi Cache

organizzazione e tecniche di allocazione

Es4b: Ripetere l'esercizio precedente nel caso di una cache ad associazione diretta di 8 blocchi, ognuno costituito da 2 parole.

Es4c: Con riferimento alle sequenze mostrate nell'es4a, supponendo di avere una cache ad associazione diretta in grado di memorizzare 8 parole, quale fra le seguenti dimensioni di blocco

a) 1 parola

b) 2 parole

c) 4 parole

è la più conveniente (minimizza il numero di miss) ?

Es4d: Ripetere l'esercizio 4a nel caso di una cache ad associazione a 2 vie in grado di memorizzare 16 blocchi, ognuno costituito da 1 parola.