

Corso di Architettura degli Elaboratori

Anno Accademico 2014/2015

Esempio compito seconda parte

Istruzioni

- Scrivere *Nome*, *Cognome* e *Matricola* su **ogni** foglio (solo pagine **dispari**).
- Scrivere la risposta nello spazio bianco al di sotto della domanda; Non è possibile allegare fogli aggiuntivi, quindi cercate di essere chiari e non prolissi.
- In caso di errori indicate chiaramente quale parte della risposta deve essere considerata; annullate le parti non pertinenti.
- Assicuratevi che non manchi alcun foglio al momento della consegna.

Domande a risposta multipla

es1

Quante volte la CPU deve accedere alla memoria quando **preleva ed esegue** un'istruzione che ha due operandi, uno con modo di indirizzamento immediato e uno con modo di indirizzamento diretto ?

- a 2 b 3
 c 1 d 4
 e nessuna delle risposte precedenti

es2

Si consideri la seguente rappresentazione in virgola mobile a singola precisione (IEEE 754)

11000000111010100000000000000000

Il numero rappresentato è:

- a -7,3125 b -1,828125
 c 1,828125 d 7,3125
 e nessuna delle risposte precedenti

es3

Sia data la seguente sequenza di istruzioni assembler, dove i dati immediati sono espressi in esadecimale

```
LW    $5, 80($0)
SUB   $2, $0, $3
LW    $3, 800($2)
SUBI  $3, $3, 3
ADDI  $2, $2, 4
SW    $3, 108($2)
SUB   $4, $5, $3
```

Si consideri la pipeline MIPS a 5 stadi vista a lezione, senza possibilità di data-forwarding, ma con possibilità di scrittura e successiva lettura dei registri in uno stesso ciclo di clock. L'esecuzione completa del codice avviene in un numero di cicli di clock pari a

- a 13 b 15
 c 19 d 17
 e nessuna delle risposte precedenti

Domande a risposta libera

es4

Si spieghi in dettaglio la codifica dei numeri interi in complemento a 2. Dare la rappresentazione del numero -17 usando 8 bit.

es5

Si descrivano le principali caratteristiche e vantaggi/svantaggi dei formati delle istruzioni a lunghezza fissa e a lunghezza variabile.

es6

Nel contesto di una pipeline, si motivi e si spieghi in dettaglio la tecnica del salto ritardato.

es7

Si descrivano le caratteristiche tipiche di un processore RISC.

Esercizio

es8

Sia data la seguente sequenza di istruzioni assembler, dove i dati immediati sono espressi in esadecimale

ADD \$4, \$2, \$5
 LW \$1, F1(\$4)
 SUB \$4, \$1, \$8
 SW \$3, BC(\$1)
 ADDI \$4, \$3, 4
 ADDI \$2, \$3, 8
 SUB \$1, \$2, \$4

Si consideri la pipeline MIPS a 5 stadi vista a lezione, con possibilità di data-forwarding e con possibilità di scrittura e successiva lettura dei registri in uno stesso ciclo di clock:

- mostrare come evolve la pipeline durante l'esecuzione del codice, spiegando nel dettaglio i motivi di un eventuale stallo o dell'utilizzo di un particolare circuito di by-pass.

Soluzione (da compilare)

	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20
ADD \$4, \$2, \$5																				
LW \$1, F1(\$4)																				
SUB \$4, \$1, \$8																				
SW \$3, BC(\$1)																				
ADDI \$4, \$3, 4																				
ADDI \$2, \$3, 8																				
SUB \$1, \$2, \$4																				

Commenti alla soluzione: