

Corso di
Architettura degli Elaboratori

Anno Accademico 2015/2016

Esempio compitino
Seconda Parte

Istruzioni

- Scrivere *Nome*, *Cognome* e *Matricola* su **ogni** foglio (solo pagine **dispari**).
- Scrivere la risposta nello spazio bianco al di sotto della domanda; Non è possibile allegare fogli aggiuntivi, quindi cercate di essere chiari e non prolissi.
- In caso di errori indicate chiaramente quale parte della risposta deve essere considerata; annullate le parti non pertinenti.
- Assicuratevi che non manchi alcun foglio al momento della consegna.

Domande a risposta multipla

es1

Quante volte la CPU deve accedere alla memoria quando **preleva ed esegue** un'istruzione che ha due operandi, uno con modo di indirizzamento immediato e uno con modo di indirizzamento indiretto ?

- a 3 b 2
 c 1 d 4
 e nessuna delle risposte precedenti

es2

Si consideri la seguente rappresentazione in virgola mobile a singola precisione (IEEE 754)

00111110001110000000000000000000

Il numero rappresentato è:

- a 1,4375 b -0,1796875
 c 0,1796875 d -1,4375
 e nessuna delle risposte precedenti

es3

Sia data la seguente sequenza di istruzioni assembler, dove i dati immediati sono espressi in esadecimale

```
SW    $3, 80($0)
ADD   $2, $3, $1
LW    $1, 800($2)
SUBI  $1, $1, 3
ADDI  $2, $2, 4
SW    $1, 108($2)
SUB   $4, $3, $1
```

Si consideri la pipeline MIPS a 5 stadi vista a lezione, senza possibilità di data-forwarding, ma con possibilità di scrittura e successiva lettura dei registri in uno stesso ciclo di clock. L'esecuzione completa del codice avviene in un numero di cicli di clock pari a

- a 13 b 15
 c 19 d 14
 e nessuna delle risposte precedenti

Domande a risposta libera

es4

Si spieghi in dettaglio la rappresentazione dei numeri reali secondo lo standard IEEE 754.

es5

Si elenchino, e si discutano, i fattori che condizionano e che sono condizionati dalla lunghezza del formato delle istruzioni.

es6

Nel contesto di una pipeline, si motivi e si spieghi in dettaglio la tecnica del buffer circolare per la gestione delle dipendenze da controllo.

es7

Si motivi la presenza nei processori RISC di un ampio banco di registri a uso generale. Spiegare in dettaglio il meccanismo di funzionamento di tale banco di registri.

Esercizio

es8

Sia data la seguente sequenza di istruzioni assembler, dove i dati immediati sono espressi in esadecimale

ADD \$9, \$7, \$5
 LW \$1, 7(\$9)
 SUB \$9, \$1, \$8
 SW \$3, 73(\$1)
 SUBI \$9, \$3, 4
 SW \$7, 78(\$9)
 SW \$9, A(\$7)

Si consideri la pipeline MIPS a 5 stadi vista a lezione, con possibilità di data-forwarding e con possibilità di scrittura e successiva lettura dei registri in uno stesso ciclo di clock:

- mostrare come evolve la pipeline durante l'esecuzione del codice, spiegando nel dettaglio i motivi di un eventuale stallo o dell'utilizzo di un particolare circuito di by-pass.

Soluzione (da compilare)

	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20
ADD \$9, \$7, \$5																				
LW \$1, 7(\$9)																				
SUB \$9, \$1, \$8																				
SW \$3, 73(\$1)																				
SUBI \$9, \$3, 4																				
SW \$7, 78(\$9)																				
SW \$9, A(\$7)																				

Commenti alla soluzione: