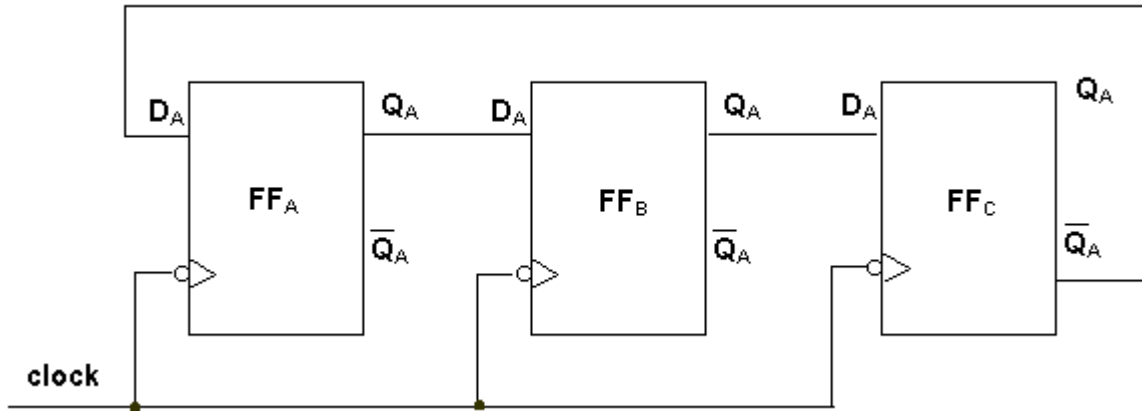


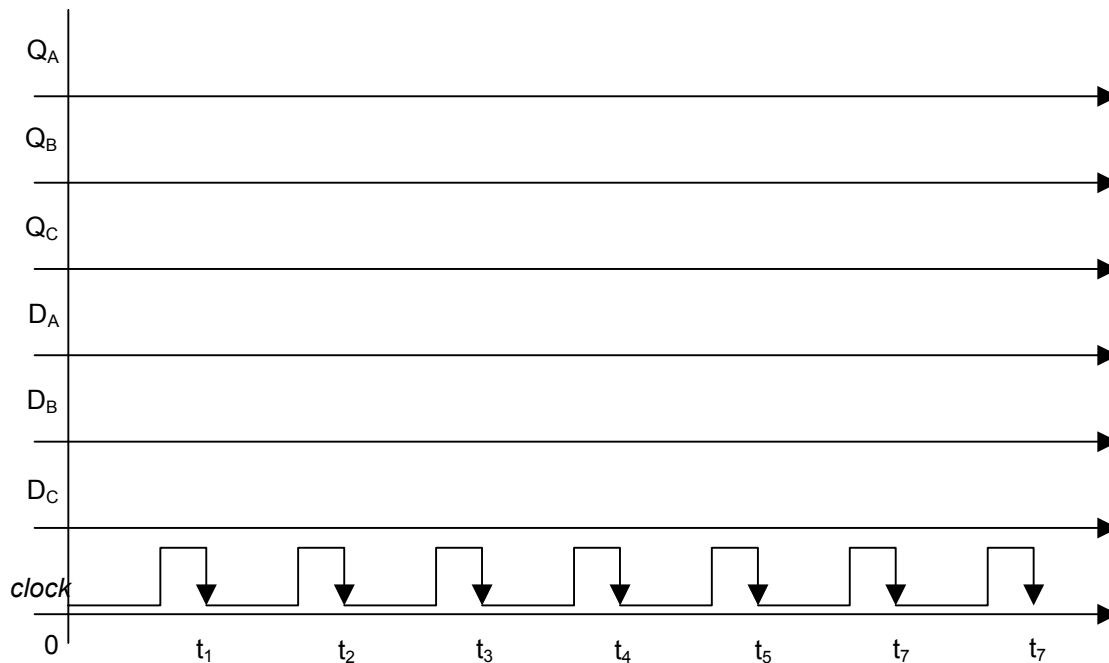
es. 13

Tracciare l'evoluzione temporale ed il diagramma degli stati della seguente rete sequenziale sincrona, a partire dallo stato iniziale $Q_A = Q_B = Q_C = 0$.

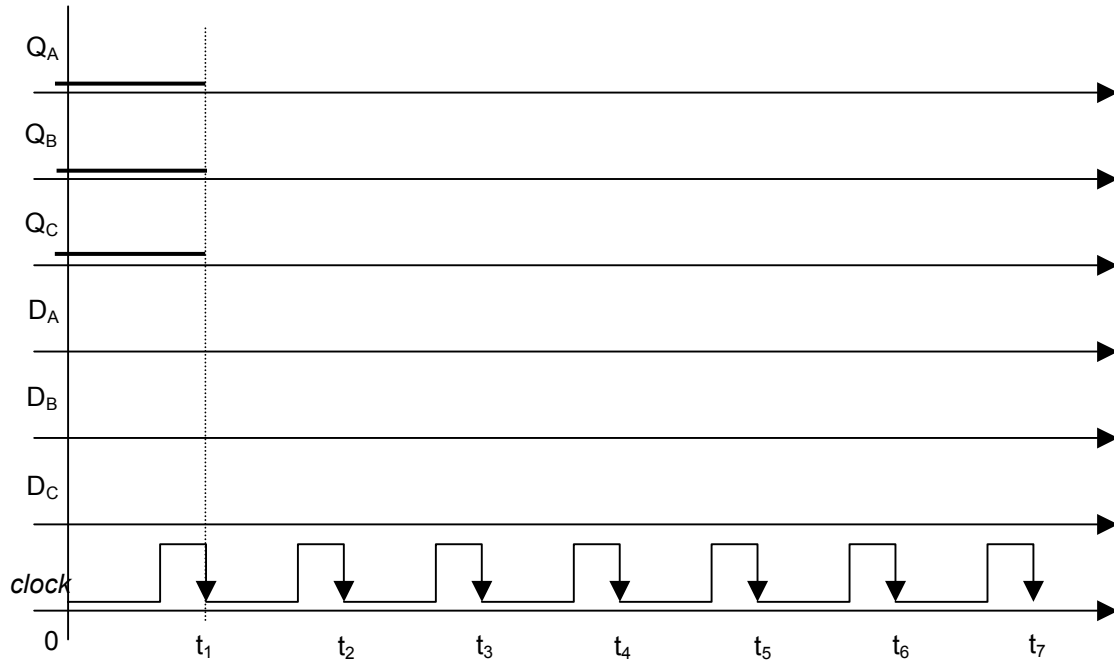


soluzione:

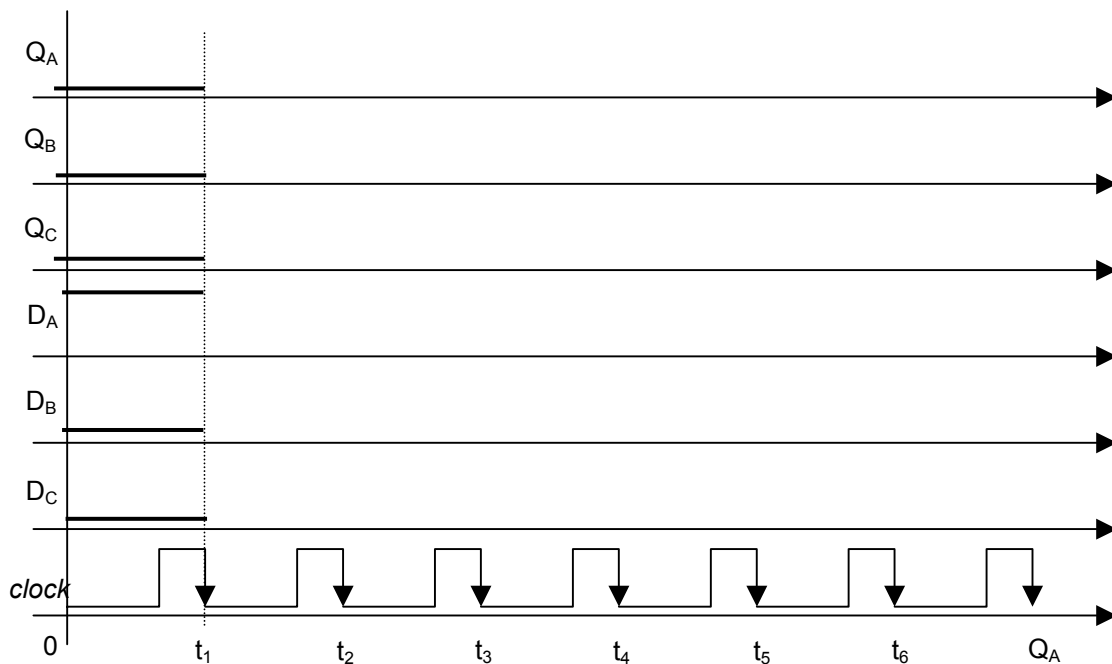
L'esercizio proposto fa riferimento ad una rete sequenziale sincrona basata su flip flop tipo D. Per prima cosa si predispose il diagramma temporale dove verranno riportate le evoluzioni temporali, indicando nella parte alta le uscite dei flip flop che compongono la rete (nell'esercizio le linee Q_A , Q_B , Q_C) e nella parte sottostante gli ingressi dei flip flop (nell'esercizio le linee D_A , D_B , D_C). Al di sotto viene aggiunto il segnale di clock, che per quanto indicato in figura sarà di tipo edge-triggered negato, cioè sensibile ai fronti d'onda di discesa.



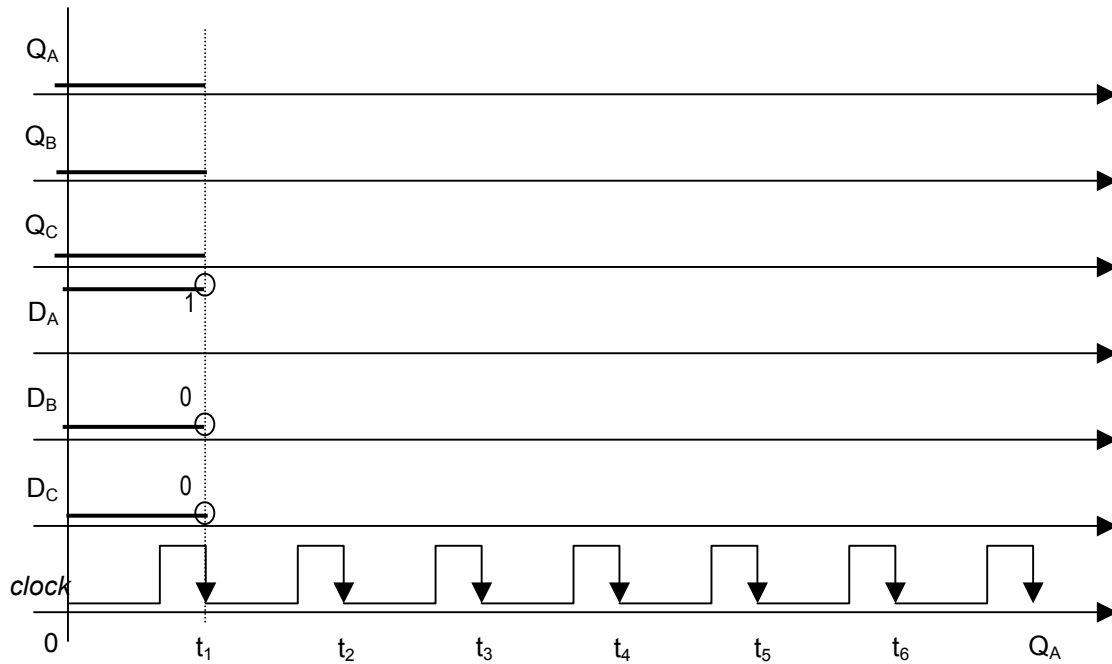
PASSO 0: Il processo di costruzione del diagramma temporale inizia dalle condizioni iniziali specificate nel testo, che vanno riportate nello schema fino a poco prima dell'istante di tempo t_1 , corrispondente al fronte d'onda utile del clock.



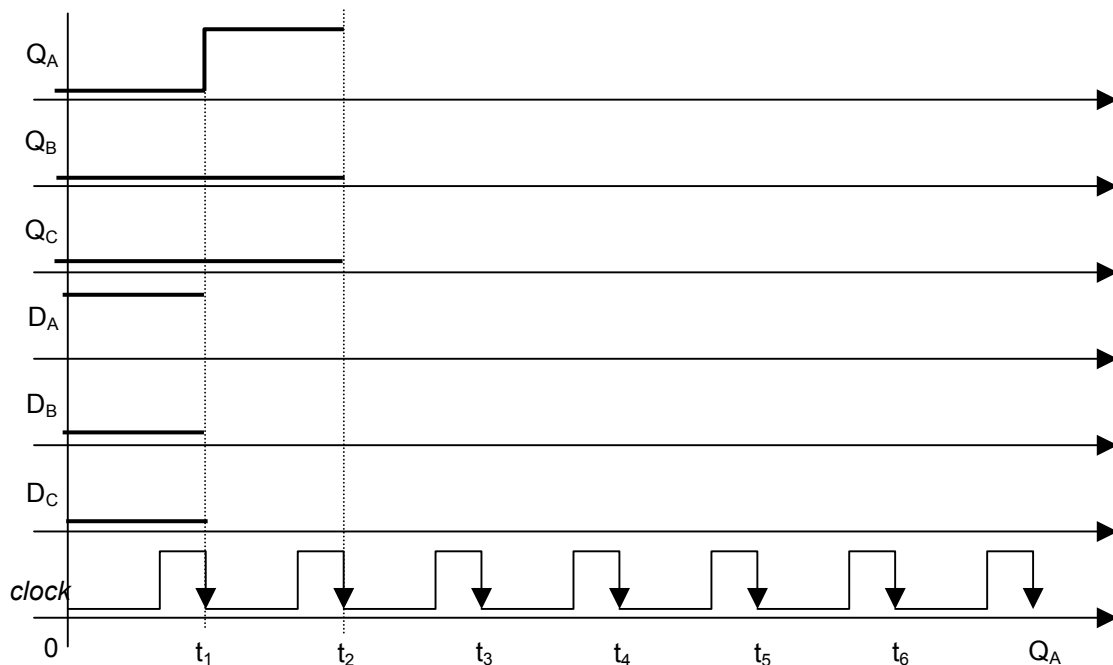
PASSO 1: I valori delle uscite determinano i valori che assumono gli ingressi dei flip flop nello stesso intervallo di tempo. Dato che siamo in presenza di una rete sincrona, questi valori d'ingresso non influenzano le relative uscite fino a che non si verifica un fronte d'onda utile del clock, cioè fino all'istante di tempo t_1 . Quindi ora vanno riportati sullo schema questi valori, anch'essi fino all'istante t_1 .



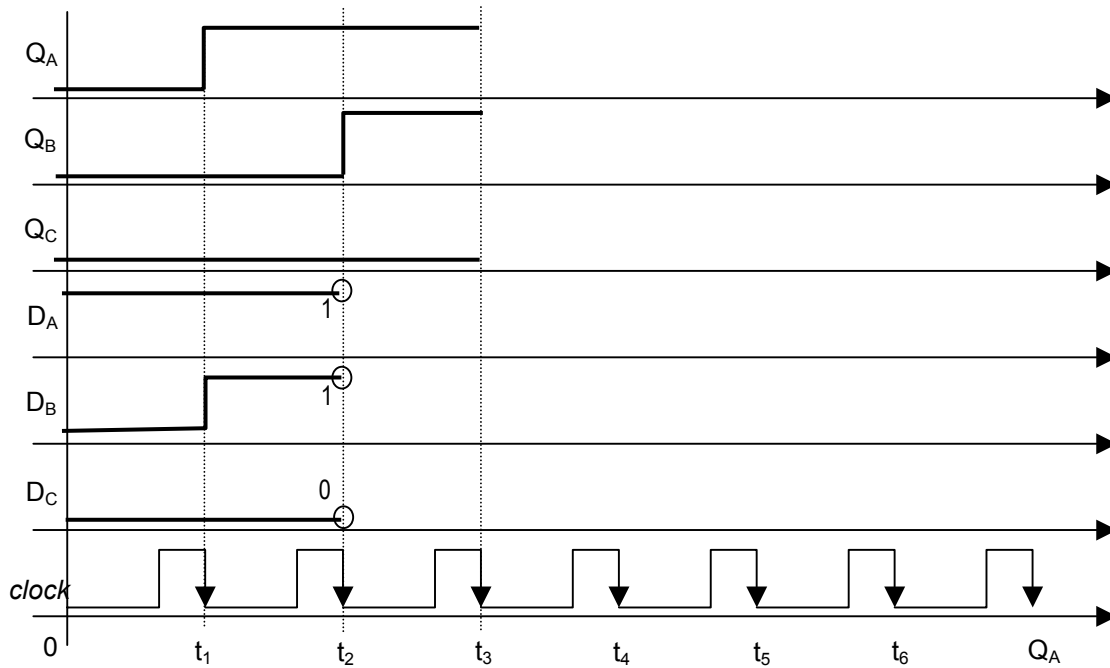
PASSO 2: All'arrivo del fronte utile del segnale di clock, all'istante di tempo t_1 , il flip flop stesso si evolve seguendo le sue caratteristiche funzionali. Ricordiamo che un flip flop tipo D impone all'uscita Q il valore presente all'ingresso D nel momento deciso dal clock. Valutiamo quindi dal diagramma i valori presenti agli ingressi dei tre flip flop.



PASSO 3: I vari flip flop commutano, cioè si portano nello stato imposto a loro dai valori d'ingresso al momento del segnale di clock. Questi nuovi valori potranno rimanere stabili fino al prossimo fronte d'onda utile del clock.



Ora il procedimento si replica, seguendo le indicazioni dei precedenti passi 1, 2 e 3. Il diagramma ottenuto è il seguente:



Con analoghi passaggi si può tracciare il diagramma dell'avanzamento temporale della rete sequenziale data, che si può ritenere completo SOLO QUANDO le uscite assumono una serie di valori già verificatesi in precedenza. In tal caso infatti la rete si evolverà esattamente come già individuato in precedenza.

Questo lo schema temporale completo valido come soluzione dell'esercizio dato:

