

Compito del Corso di Architettura degli Elaboratori 1

Anno Accademico 2003/2004

Appello del 12 Luglio 2004

es9

Sia data la seguente sequenza di istruzioni assembler (ideali) e la corrispondente codifica esadecimale (ideale) con codice operativo ed operandi di ampiezza 1 byte:

```
      mov 3, R1      ! B0 03 ! inizializza R1 al valore 3 decimale
X:    mov 4, R2      ! B1 04 ! inizializza R2 al valore 4 decimale
      mov [R1], R3   ! BE 13 ! pone in R3 il contenuto di mem[R1]
      add R2, R3     ! A1 23 ! somma R2 ad R3 ponendo il risultato in R2
      add R4, R2     ! A1 42 ! somma R4 ad R2 ponendo il risultato in R4
      dec R1         ! 90    ! decrementa R1
      jnz X          ! 75 F9 ! ritorna ad X se R1 non vale 0
      ret           ! 16    ! ritorna al chiamante senza modificare il
                          ! contenuto dei registri R1,R2,R3,R4
```

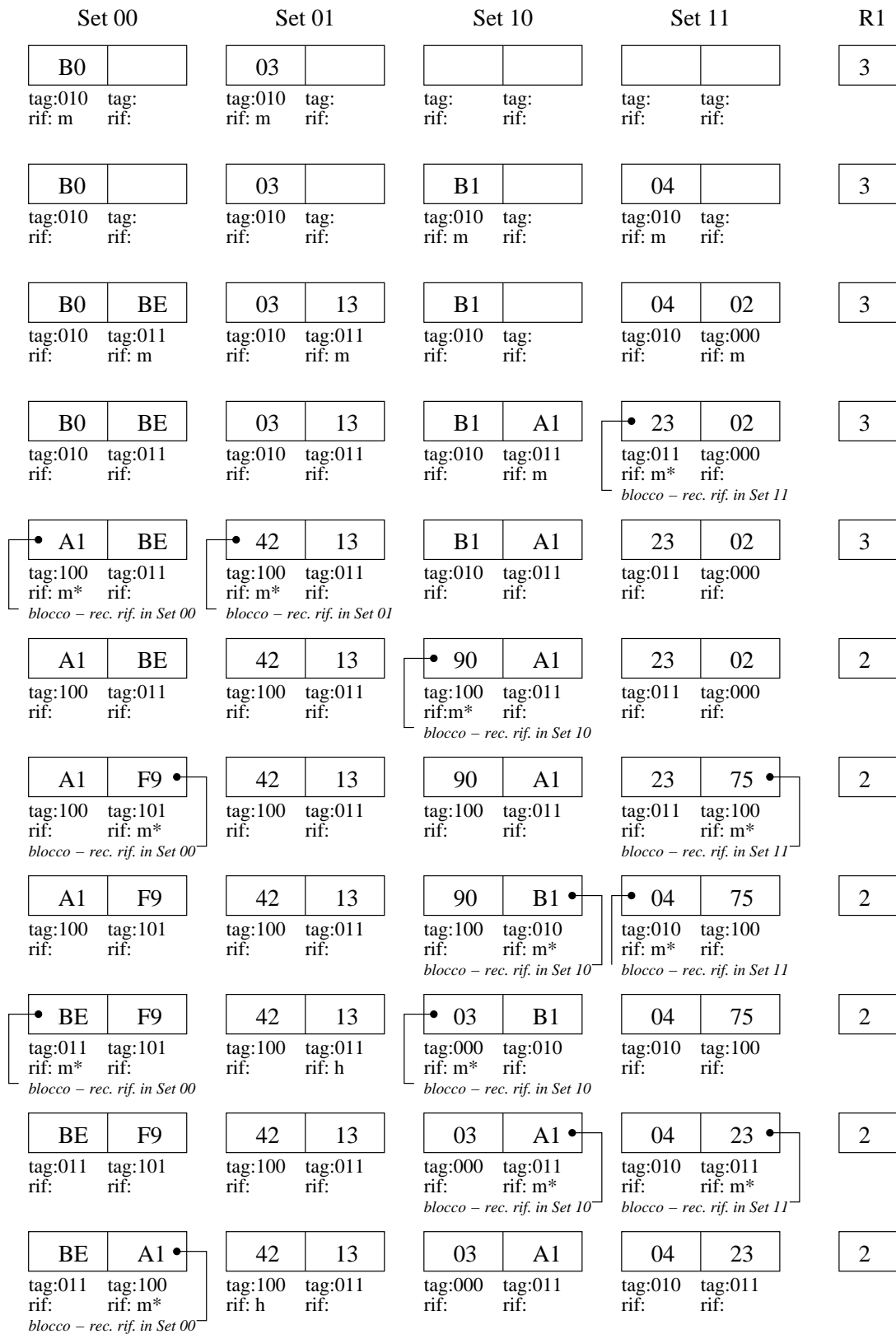
Si assuma la presenza di una cache contenente 8 posizioni di ampiezza 1B, inizialmente vuote, con associazione 2-way (con politica di rimpiazzo LRU). Si assuma che la sequenza di programma di cui sopra sia memorizzata a partire dalla locazione decimale 8 di una memoria con il contenuto esadecimale mostrato di seguito:

Indirizzo	byte	byte	byte	byte
0	01	00	03	02
4	0A	07	04	71
8	B0	03	B1	04
12	BE	13	A1	23
16	A1	42	90	75
20	F9	16	00	00

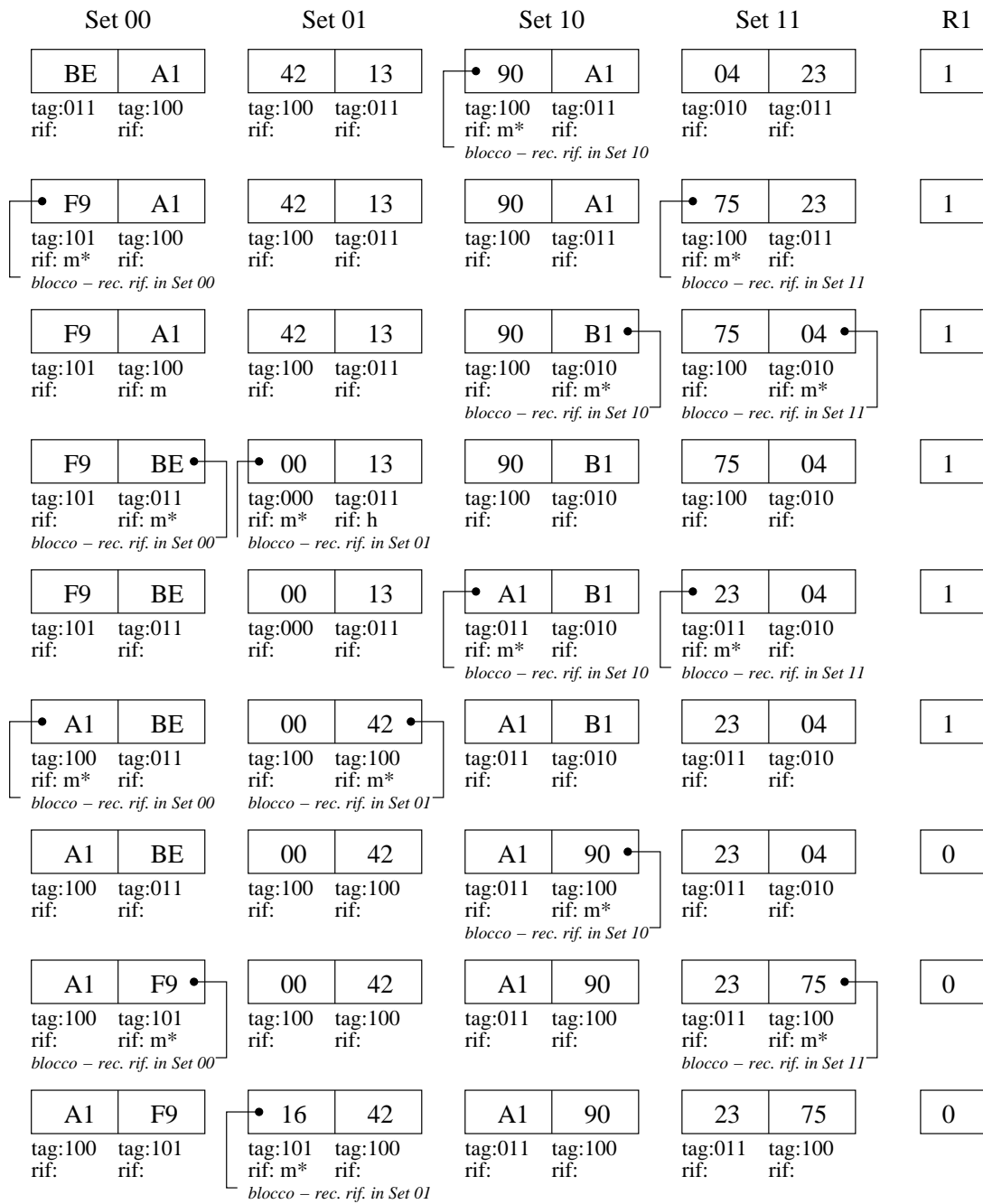
Si mostri il contenuto della cache durante e al termine della suddetta esecuzione.

Soluzione:

La cache, avendo 8 posizioni e dovendo essere 2-way, sarà organizzata in $8/2 = 4$ Set (Set 00, Set 01, Set 10, Set 11). La memoria è riferita o in fase di fetch di una istruzione, oppure nelle fasi di read e write che coinvolgono la lettura (di operandi) e scrittura (dei risultati) da e per la memoria. In questo caso particolare, solo l'istruzione `mov [R1], R3` riferisce la memoria in fase di read. Per tutte le istruzioni la memoria è riferita in fase di fetch. Di seguito è riportata la soluzione completa del problema con i tag per ogni blocco (a cui appendendo il codice in bit del set riferito, danno luogo all'indirizzo in binario (su 5 bit) della cella riferita), i miss e gli hit. E' inoltre riportato esplicitamente quale e quando la politica LRU rimpiazza il contenuto di un blocco. Per comodità si è anche riportato il contenuto del registro R1, in quanto questo determina la condizione di arresto del programma. In caso di scelta fra più blocchi liberi in un Set si sceglie da allocare il blocco più a sinistra.



legenda: m=miss, h=hit, *=applicazione LRU



legenda: m=miss, h=hit, *=applicazione LRU